

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-126754

(43)Date of publication of application : 21.05.1993

(51)Int.Cl.

G01N 21/88

G01B 11/24

G06F 15/62

G06F 15/70

H01L 21/66

(21)Application number : 03-286600

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 31.10.1991

(72)Inventor : INOUE HIROSHI

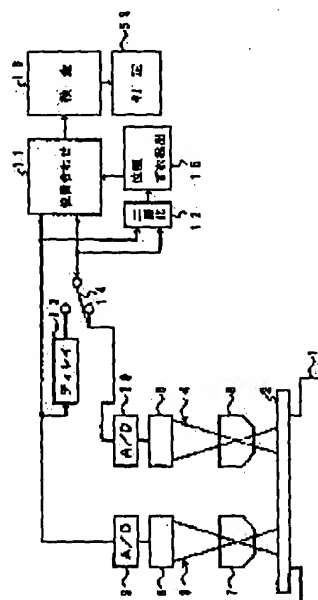
(54) PATTERN-DEFECT INSPECTING APPARATUS

(57)Abstract:

PURPOSE: To improve the resolution in the detection of pattern defects and to prevent the elongation of the detection without the adverse effect on the processing time and without elongating the processing time.

CONSTITUTION: The inspected image data are obtained with image sensing devices 3 and 4 over a body to be inspected, wherein a plurality of many specified pattern layers are formed. The image signals from the image sensing devices are delayed. Or reference image data are obtained with other image sensing devices. The position of the inspected image data and the position of the reference image data are aligned with a position aligning circuit 11 based on the deviation of the detected position of a position-deviation detecting circuit 15.

Thereafter, the differential differentiated value between the differentiated value A and the maximum value of the differentiated value B is computed with an inspecting circuit 16. The differentiated value A is located in the direction, which is determined by the differentiated value of the pixel data in the reference image data corresponding to the pixel data of the object of the inspection in the inspected image data. The differentiated value B is located in the same direction of the pixel data around the pixel data of the reference image data. The presence or absence of the pattern defect is judged based on the differential differentiated values.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

公開特許公報 (A)

(11) 特許出願公開番号

特開平5-126754

(43) 公開日 平成5年(1993)5月21日

(51) Int. Cl. ⁵	識別記号	F I
G01N 21/88		E 2107-2J
G01B 11/24		F 9108-2F
G01N 21/88		J 2107-2J
G06F 15/62	405	A 9287-5L
15/70	330	N 9071-5L

審査請求 未請求 請求項の数 2 (全13頁) 最終頁に続く

(21) 出願番号 特願平3-286600
(22) 出願日 平成3年(1991)10月31日

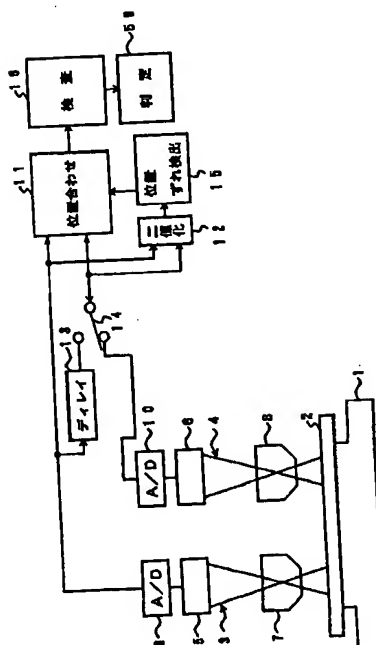
(71) 出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(72) 発明者 井上 広
神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 パターン欠陥検査装置

(57) 【要約】

【目的】 本発明は、パターン欠陥検出の分解能を向上するとともにその処理時間に影響を与えず長くすることができないものとするものである。

【構成】 所定パターンが複数多層で形成された被検査体の上方の撮像装置(3, 4)により検査画像データを得るとともに、この撮像装置からの画像信号を遅延して又は他の撮像装置により参照画像データを得、この検査画像データと参照画像データとを位置ずれ検出回路(15)の検出位置ずれに基づいて位置合わせ回路(11)により位置合わせし、この後に検査回路(16)により検査画像データにおける検査対象の画素データに対応する参照画像データ内の画素データの微分値により定まる方向の微分値と、参照画像データの画素データの周囲に存在する画素データの同一方向の微分値の最大値との差微分値を算出し、この差微分値によりパターン欠陥の有無を判定する。



【特許請求の範囲】

【請求項 1】 所定パターンが複数多層で形成された被検査体の上に配置された少なくとも 1 つの撮像装置と、この撮像装置からの画像信号から検査画像データを得るとともに、この撮像装置からの画像信号を遅延して又は他の前記撮像装置からの画像信号から参照画像データを得る画像作成手段と、この画像作成手段により得られた検査画像データと前記参照画像データとの位置ずれを検出する位置ずれ検出手段と、この位置ずれ検出手段により検出された位置ずれに基づいて前記検査画像データと前記参照画像データとを位置合わせする位置合わせ手段と、この位置合わせ手段による位置合わせ後の前記検査画像データにおける検査対象の画素データに対応する前記参照画像データ内の画素データの微分値により定まる方向の微分値と、前記参照画像データの前記画素データの周囲に存在する画素データの同一方向の微分値の最大値との差微分値を算出し、この差微分値によりパターン欠陥の有無を判定する検査判定手段とを備えたことを特徴とするパターン欠陥検査装置。

【請求項 2】 前記検査判定手段は、位置合わせ手段による位置合わせ後の前記検査画像データの各画素データを複数方向に亘って微分する第 1 の微分回路と、前記位置合わせ手段による位置合わせ後の前記参照画像データの各画素データを複数方向に亘って微分する第 2 の微分回路と、この第 2 の微分回路で得られた微分値が最小値を示す微分方向を検出する最小値方向検出回路と、前記参照画像データの前記微分した画素データの周囲の各画素データを複数方向に亘って微分する第 3 の微分回路と、この第 3 の微分回路にて得られた各微分値のうち各方向における最大微分値を検出する最大値検出回路と、前記第 1 の微分回路から出力された各方向の微分値のうちの前記最小値方向検出回路にて検出された方向の微分値を選択する第 1 のセレクトと、前記最大値検出回路から出力された各方向の最大微分値のうちの前記最小値方向検出回路にて検出された方向の最大微分値を選択する第 2 のセレクトと、前記第 1 のセレクトから出力された微分値と前記第 2 のセレクトから出力された最大微分値との差微分値を出力する減算回路と、この出力された差微分値が所定のしきい値を越えると該当画素データをパターン欠陥と判定する判定回路とを備えたことを特徴とする請求項 (1) 記載のパターン欠陥検査装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えば半導体ウエハにおける各チップのパターン同士を比較して欠陥を検出するパターン欠陥検査装置に関する。

【0002】

【従来の技術】 半導体ウエハに対するパターン欠陥検査は、半導体ウエハに形成された各チップのパターン形状同士を比較する方法と、半導体ウエハに形成されたチッ

プのパターンと設計データより生成された参照パターンとを比較する方法とに大きく分類される。このうち、各チップのパターン同士を比較する方法は、ラインセンサ又はエリアセンサにより半導体ウエハのパターンを撮像してその検査画像データを得、これとともに別途ラインセンサ等により上記チップに隣接するチップを撮像してこれを参照画像データとする。なお、参照画像データはラインセンサからの検査画像データを遅延して作成してもよい。次に検査画像データと参照画像データとの位置合わせを行い、この後に検査画像データと参照画像データとの相関によりチップに対するパターン欠陥が検査される。

【0003】ところで、このパターン欠陥検査は次のような各方法により行われている。例えば、第 1 の欠陥検査は検査画像データと参照画像データとの各濃淡レベル差からパターン欠陥を検査する方法。第 2 の欠陥検査は検査画像データと参照画像データとの間で±1 画素の極小領域をもって濃淡レベル差を比較してパターン欠陥を検査する局所摂動法。次に第 3 の欠陥検査は検査画像データと参照画像データとの濃淡レベル差を 2 値化処理し、この後に拡大・縮小（モフォロジ）処理により疑似欠陥を除外する方法である。

【0004】ところで、上記第 2 の欠陥検査ではプロセスによるパターン形状の劣化の影響及び多層パターン間の積層アライメントを相殺でき、又上記第 3 の欠陥検査では疑似欠陥の発生を抑えることができる。

【0005】しかしながら、上記のように疑似欠陥を除外できる反面、拡大・縮小によりパターン欠陥検出の感度はラインセンサ等の画素分解能に比べ 2 倍以上悪くなる。このため、パターン欠陥検出感度を上げるためにラインセンサ等の分解能をさらに小さくする必要がある。ところが、ラインセンサ等の分解能を小さくすると、そのデータ処理時間が長くなり、又画像処理のスピード化にも影響を与え、さらにはラインセンサ等の感度向上に関連して照明装置の増設という問題もでてくる。

【0006】一方、チップと設計データより生成された参照パターンとを比較する方法では上記同様の問題があるとともに、データベースに記憶されているパターンデータから参照パターンデータを発生させる必要がある。

【0007】

【発明が解決しようとする課題】 以上のようにラインセンサ等の分解能を小さくすると、そのデータ処理時間が長くなり、又画像処理のスピード化にも影響を与え、さらにはラインセンサ等の感度向上に関連して照明装置の増設という問題がでてくる。

【0008】そこで本発明は、パターン欠陥検出の分解能を向上するとともにその処理時間に影響を与えず長くすることがないパターン欠陥検査装置を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明は、所定パターンが複数多層で形成された被検査体の上方に配置された少なくとも1つの撮像装置と、この撮像装置からの画像信号から検査画像データを得るとともに、この撮像装置からの画像信号を遅延して又は他の撮像装置からの画像信号から参照画像データを得る画像作成手段と、この画像作成手段により得られた検査画像データと参照画像データとの位置ずれを検出する位置ずれ検出手段と、この位置ずれ検出手段により検出された位置ずれに基づいて検査画像データと参照画像データとを位置合わせする位置合わせ手段と、この位置合わせ手段による位置合わせ後の検査画像データにおける検査対象の画素データに対応する参照画像データ内の画素データの微分値により定まる方向の微分値と、参照画像データの画素データの周囲に存在する画素データの同一方向の微分値の最大値との差微分値を算出し、この差微分値によりパターン欠陥の有無を判定する検査判定手段とを備えて上記目的を達成しようとするパターン欠陥検査装置である。

【0010】

【作用】このような手段を備えたことにより、所定パターンが複数多層で形成された被検査体の上方に配置された撮像装置からの画像信号から検査画像データを得るとともに、この撮像装置からの画像信号を遅延して又は他の撮像装置からの画像信号から参照画像データを得る。この検査画像データと参照画像データとを位置ずれに基づいて検査画像データと参照画像データとを位置合わせし、この後に検査画像データにおける検査対象の画素データに対応する参照画像データ内の画素データの微分値により定まる方向の微分値と、参照画像データの画素データの周囲に存在する画素データの同一方向の微分値の最大値との差微分値を算出し、この差微分値によりパターン欠陥の有無が判定される。

【0011】

【実施例】以下、本発明の一実施例について図面を参照しながら説明する。

【0012】図1はパターン欠陥検査装置の構成図である。XYテーブル1上には半導体ウエハ2が載置されている。この半導体ウエハ2には複数のチップが規則的に配列されている。このXYテーブル1の上方には2つの撮像センサ3、4が配置されている。これら撮像センサ3、4はセンサ本体5、6及び対物レンズ7、8から構成されている。このうち、センサ本体5、6はそれぞれA/D変換器9、10を介して位置合わせ回路11及び2値化回路12に接続されている。ここで、A/D変換器9はディレイ回路13及び切替スイッチ14を介して位置合わせ回路11及び2値化回路12に接続され、又A/D変換器10は切替スイッチ14を介して位置合わせ回路11及び2値化回路12に接続されている。そして、2値化回路12は位置ずれ検出回路15に接続されている。しかるに、一方の撮像センサ3の撮像により得

られる画像データが検査画像データとして位置合わせ回路11及び2値化回路12に送られ、他方の撮像センサ4の撮像により得られる画像データが参照画像データとして位置合わせ回路11及び2値化回路12に送らるようになっている。又、一方の撮像センサ3の撮像により得られる画像データがディレイ回路13及び切替スイッチ14を通して参照画像データとして位置合わせ回路11及び2値化回路12に送らるようになっている。

【0013】位置ずれ検出回路15は検査画像データと参照画像データとを位置ずれを検出する機能を有するものである。具体的には図2に示す既知の構成となっている。すなわち、バッファ20と、一時遅れ回路21、22と、切出し手段である7×9画素の局小域バッファ23と、バッファ24と、一時遅れ回路25と、4×3画素の局小域バッファ26と、局小域バッファ26の画素数(7×9)に相当する数(63個)の排他的論理和(EXOR)回路群27と、7×7の周辺画素に対応する数(49個)のカウンタ・加算回路群28と、49個×6段のシフトレジスタ群29と、加算回路30と、最小値検出回路31とから構成している。

【0014】前記バッファ20は入力同期クロック毎に参照画像データを3並列で入力するものである。又、局小域バッファ23は例えばシリアルインパラレルアウトのシフトレジスタで構成され、バッファ20、一時遅れ回路21、22からの出力データを入力して2組の画像データ間に生じ得る位置ずれの領域よりも大きい領域(例えば7×9画素)の局部エリアを逐次切出すものである。

【0015】一方、バッファ24は入力同期クロック毎に検査画像データを3並列で入力するものである。又、局小域バッファ26は例えばシリアルインパラレルアウトのシフトレジスタで構成され、一時遅れ回路25からの出力データを入力し、上記領域(7×9画素)よりも小さい領域(例えば4×3画素)の局部エリアを逐次切り出すものである。

【0016】排他的論理和回路群27は局小域バッファ26からの出力と、局小域バッファ23の7×9=63本の出力データとの不一致を、各画素毎に位置相関値として求めるものである。カウンタ・加算回路群28は排他的論理和回路27からの出力(不一致の個数)を画像データの走査方向の複数(N)ライン(12ライン)毎にカウントし、複数ライン毎の位置相関値の総和を求めるものである。シフトレジスタ29は各カウンタ・加算回路28からの出力データを入力し、過去所定(M)組(6組)の12ライン毎の位置相関値を保存するものである。加算回路30は各シフトレジスタ29に保存されている位置相関値の総和を7×7の周辺画素毎に(M-2)×N毎に算出するものである。さらに最小値検出回路31は加算回路30により算出された6組の位置相関値の総和の中の最小値のものを、位置ずれ量として出力

するものである。

【0017】位置合わせ回路11は検査画像データと参照画像データとを位置補正して位置合わせを行う機能を有している。具体的には図3に示すように3並列の各バッファ40、41を有し、このうちバッファ40にY方向位置補正回路42及びX方向位置補正回路43が直列接続され、バッファ41にY方向遅延回路44が接続されている。これらY方向及びX方向位置補正回路21、22はそれぞれ上記最小値検出回路31からの各方向の位置ずれ量に基づいて上記バッファ20の読み出し位置を求め、位置ずれを補正して検査と参照との各画像データの位置合わせを行な機能を有している。

【0018】検査判定回路16、59は位置合わせ後の検査画像データの検査対象とする画素データに対応する参照画像データ内の画素データの微分値により定まる方向の微分値と、参照画像データの画素データの周囲に存在する画素データの同一方向の微分値の最大値との差微分値を算出し、この差微分値によりパターン欠陥の有無を判定する機能を有している。具体的には図4に示す既知の構成となっている。すなわち、検査画像データは第1の微分回路50でもってx方向、y方向、+45°方向、-45°方向の各方向で空間微分されて、その各方向の微分値は第1のセクタ51へ送られるようになっている。

【0019】一方、参照画像データは第2の微分回路52でもって上記同様の各方向で空間微分されて、その微分値は最小値方向検出回路53へ送られるようになっている。

【0020】この最小値方向検出回路53は前記4つの微分方向のうち、入力された各方向の微分値の絶対値の最も小さい微分値に対応する微分方向を検出して第1のセクタ51及び第2のセクタ54へ送出する。

【0021】又、参照画像データは第3の微分回路55へ入力されるようになっている。この第3の微分回路55は第2の微分回路52へ一つの画素データが入力されるタイミングに同期して、この画素データを中心とする局小域を形成する3×3の合計9個の画素データを取込んで、中心以外の周囲の8個の画素データの4方向の各微分値を算出する機能を有している。この第3の微分回路55から出力された8個の画素データの各方向の微分値は最大値検出回路56へ送られる。

【0022】この最大値検出回路56は第3の微分回路55から出力された8個の画素データの各方向の微分値のうち、各方向毎に各微分値の絶対値の最も大きい最大微分値を検出して、検出した4個の最大微分値を次の第2のセクタ54へ送出する機能を有している。

【0023】この第1のセクタ51は第1の微分回路50から出力された4方向の各微分値のうち、最小値方向検出回路53により指定された微分方向の微分値を選択して減算回路57へ送出する機能を有する。又、第2

のセクタ54は最大値検出回路53から入力された4個の最大微分値のうち、最小値方向検出回路53により指定された微分方向の最大微分値を選択して減算回路57へ送出する機能を有する。

【0024】この減算回路57は第1のセクタ51により選択された微分値から第2のセクタ54により選択された最大微分値を減算して、差微分値として負値キャンセル回路58へ送出する機能を有する。この負値キャンセル回路58は差微分値が負値の差微分値のみを「0」に置換えて判定回路59へ送出する。

【0025】この判定回路59は入力された差微分値が予め設定されたしきい値を越えると、この差微分値に対応する画素データはパターン欠陥であると判定する機能を有する。次に上記の如く構成された装置の作用について説明する。

【0026】撮像センサ3は半導体ウエハ2の1チップを撮像してその画像信号を出力する。この画像信号はA/D変換器9によりデジタル化されて検査画像データとして位置合わせ回路11に送られるとともに2値化回路12により2値化されて位置ずれ検出回路15に送られる。又、撮像センサ4は上記チップに隣接するチップを撮像してその画像信号を出力する。この画像信号はA/D変換器10によりデジタル化されて参照画像データとして位置合わせ回路11に送られるとともに2値化回路12により2値化されて位置ずれ検出回路15に送られる。そして、位置ずれ検出回路15は検査画像データと参照画像データとのX方向及びY方向の各位置ずれ量を検出して位置合わせ回路11に送る。この位置合わせ回路11はX方向及びY方向位置補正回路43、42により検査画像データの参照画像データに対する位置ずれを補正して検査回路16に送る。

【0027】なお、検査画像データ60は図5に示すように複数の画素データ61で形成され、これら画素データ61のレベル値でもってパターン62が形成される。また、3×3の合計9個の画素データ61でもって局小域63が形成される。例えば位置Aの局小域63はパターン62のエッジ部に位置し、位置Bの局小域63はパターン62のコーナ部に位置し、さらに位置Cの局小域63はパターン62以外の均一部に位置する。

【0028】次に検査判定回路16、59の動作について説明する。第1の微分回路50は例えば図6に示すx方向、y方向、+45°方向、-45°方向の各微分パラメータ64a～64dを用いて空間微分を行う。図7はこれら空間微分結果を示し、原画がy方向のエッジを有する場合はx方向の微分値が最大となり、y方向の微分値が最小「0」となる。そして、+45°方向および-45°方向の微分値もx方向の微分値に比較して値は小さいが発生する。又、図8(a)に示すように原画にエッジ近傍でx方向に突出する欠陥Gが存在すると、x方向の微分値は欠陥G位置でx方向に不連続部分が発生

する。また、y方向の微分値に欠陥Gに対応する「0」以外の値が発生する。また、+45°方向および-45°方向の微分値にも欠陥Gに起因する微分値が生じる。そして、図9に示すように位置Aの局小域63の中心の「5」の画素データに対する4方向の微分値65a~65dはそれぞれ「0」「4」「4」「-4」となる。

【0029】同様に第2の微分回路52は参照画像データを構成する各画素データを4方向で空間微分を行って各微分値を求める。そして、参照画像データ内の位置Aの各微分値の絶対値は「0」「4」「4」「4」となる。ここで、最小値は「0」なので、最小値方向検出回路53は「0」の微分値65aを求めたx方向を第1、第2のセクタ51、54へ送出する。

【0030】次に第3の微分回路55は第2の微分回路52により空間微分される画素データの周囲の8個の画素データに対してそれぞれの4方向の微分値を求める。すなわち、位置Aの中心の画素データでは図9に示すように周囲8個の画素データのx方向の微分値は全て「0」である。又、y方向では「5」が6個で「4」が2個、+45°方向では「5」が6個で「4」が2個、-45°方向では「-5」が6個で「-4」が2個となる。従って、各方向の絶対値の最大値は「0」「5」「5」「5」となる。

【0031】そこで、位置Aのエッジ部においては図10に示すように最小値方向検出回路53はx方向を選択している。これにより、第1のセクタ51は第1の微分回路50の各微分値「0」「4」「4」「-4」のうちx方向の微分値「0」を選択する。又、第2のセクタ54は第3の微分回路55の各方向の絶対値の最大値「0」「5」「5」「5」のうちx方向の値「0」を選択する。その結果、減算回路57は差微分値「0」を出力する。この場合、当然、判定回路59はパターン欠陥を検出しない。

【0032】次に位置Bのコーナ部にあつては図10に示す上記同様の作用により減算回路57の差微分値は「-4」となり、この値は負キャンセル回路58で「0」となる。よって、判定回路59はパターン欠陥を検出しない。位置Cの均一部も同様にパターン欠陥は出力されない。次に欠陥が存在してかつ検査画像データと参照画像データとの間に1画素程度のずれが存在する場合を説明する。

【0033】まず、図11に示すように位置Aのエッジ部の局小域63で、検査画像データ側の第1の微分回路50から出力されるx方向の微分値は欠陥に対応した値を有する。これに対して参照画像データ側の該当画素データの周囲の画素データのx方向の微分値は前述したように「0」であるので、減算回路57は欠陥規模に対応した差微分値を出力する。これにより、判定回路59はパターン欠陥ありを判定する。

【0034】次に位置Bのコーナ部の局小域63では、

前述したように最小値方向検出回路53の指定する微分方向は一義的に定まらないが、検査画像データ側の第1の微分回路50から出力される-45°方向を含む各方向の微分値は欠陥に対応したそれぞれの値を有する。よって、第1のセクタ51から出力される微分値は欠陥に対応する値となる。一方、参照画像データ側の該当画素データの周囲の画素データの各方向の微分値は当然欠陥の存在に起因する微分値に対して全く対応していないので、減算回路57の差微分値は値を有する。しかし、図12に示すように欠陥Gが検出される。

【0035】又、図13に示すように半導体ウエハ2が多層パターンの場合、上記同様に検査画像データ70の第1の微分回路50の微分値と、参照画像データ71の第3の微分回路55の微分値の最大値との間の差微分値を減算回路57で算出するので、その差微分値からパターン欠陥の有無が判定される。

【0036】このように上記一実施例においては、パターンの劣化やパターン間のアライメントエラー等により検査画像データと参照画像データとの座標が多少ずれていても、出力される欠陥20にずれに起因する擬似欠陥が含まれるのを未然に除去することができる。従って、欠陥Gのみを精度よく確実に検出できる。しかも、半導体ウエハ2の各チップの欠陥検査をSN比高く行え、又半導体ウエハ2が多層パターンであっても精度高く検査できる。

【0037】

【発明の効果】以上詳記したように本発明によれば、パターン欠陥検出の分解能を向上するとともにその処理時間に影響を与えず長くすることがないパターン欠陥検査装置を提供できる。

【図面の簡単な説明】

【図1】本発明に係るパターン欠陥検査装置の一実施例を示す構成図。

【図2】同装置における位置ずれ検出回路の具体的な構成図。

【図3】同装置における位置合わせ回路の構成図。

【図4】同装置における検査回路の具体的な構成図。

【図5】同装置における検査画像データを示す模式図。

【図6】同装置における微分回路の各微分パラメータを示す模式図。

【図7】同装置での欠陥の存在しない場合の各方向の微分値を示す図。

【図8】同装置での欠陥の存在する場合の各方向の微分値を示す図。

【図9】同装置における微分回路の微分結果を示す図。

【図10】同装置における最小値方向検出回路の作用を示す模式図。

【図11】同装置における欠陥検出結果を示す図。

【図12】同装置における欠陥検出結果を示す図。

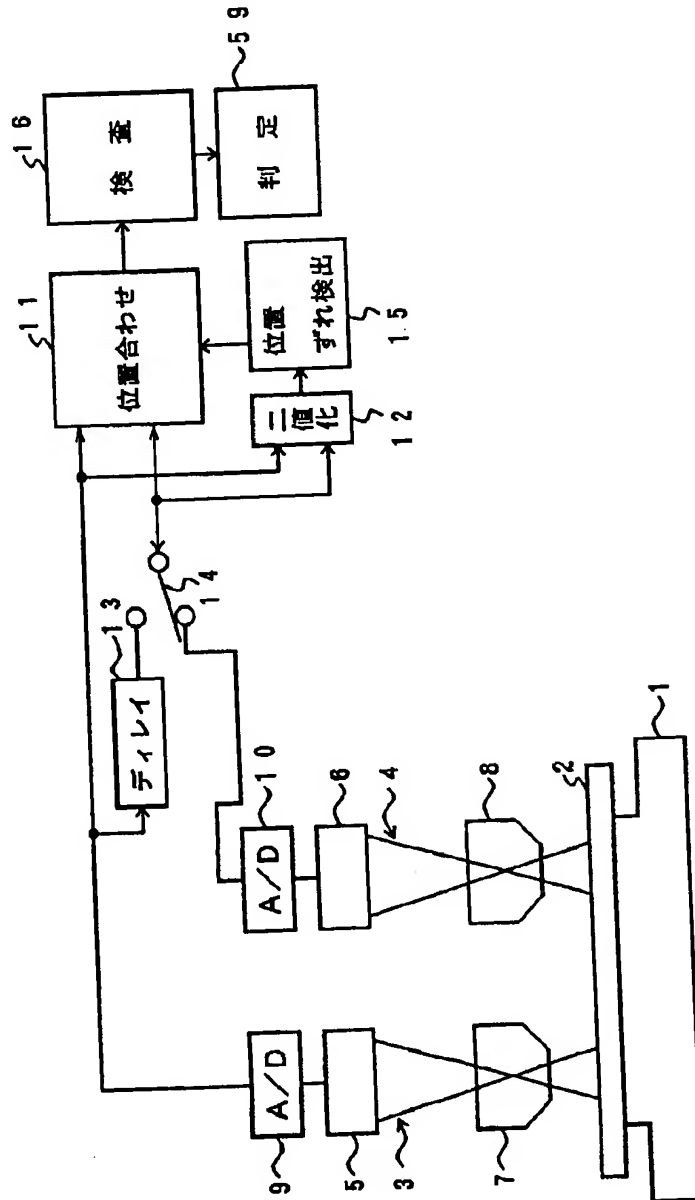
【図13】同装置における欠陥検出結果を示す図。

【符号の説明】

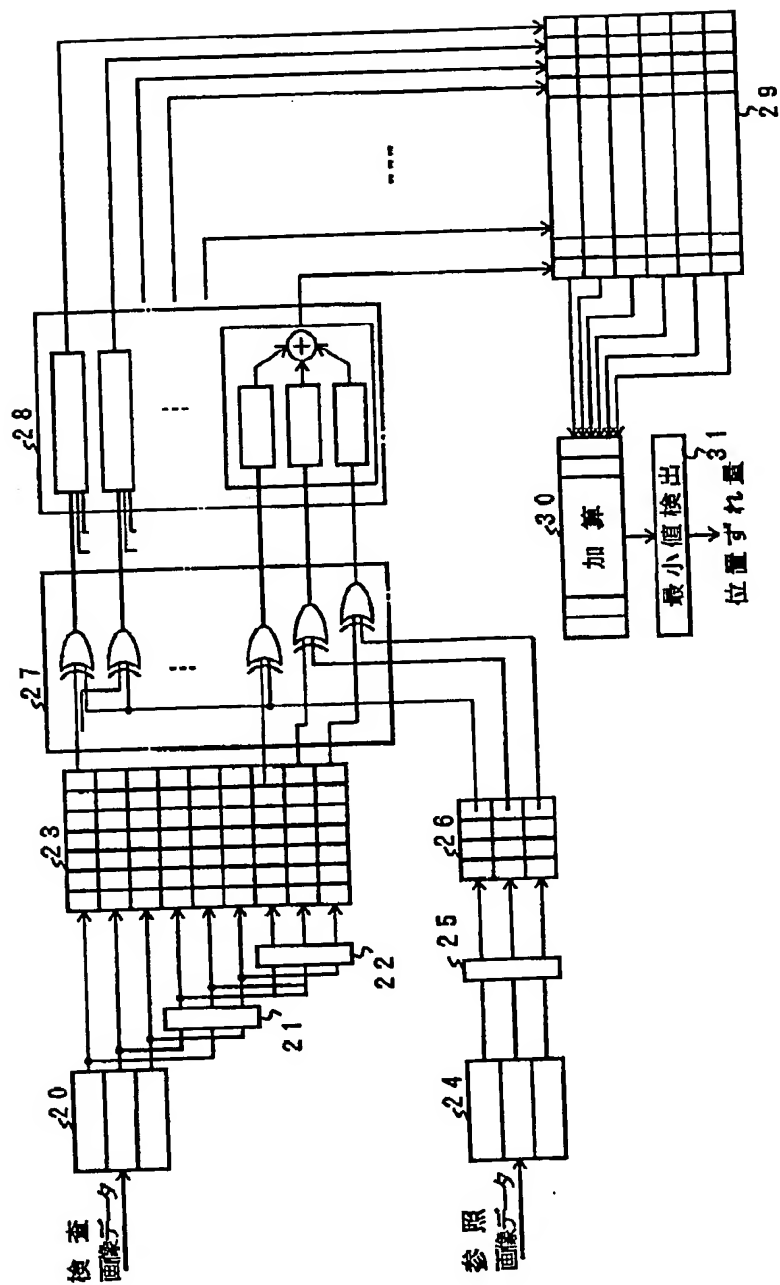
1…XYテーブル、2…半導体ウエハ、3、4…撮像センサ、9、10…A/D変換器、11…位置合わせ回路

路、12…2値化回路、13…ディレイ回路、14…切替スイッチ、15…位置ずれ検出回路、16…検査回路。

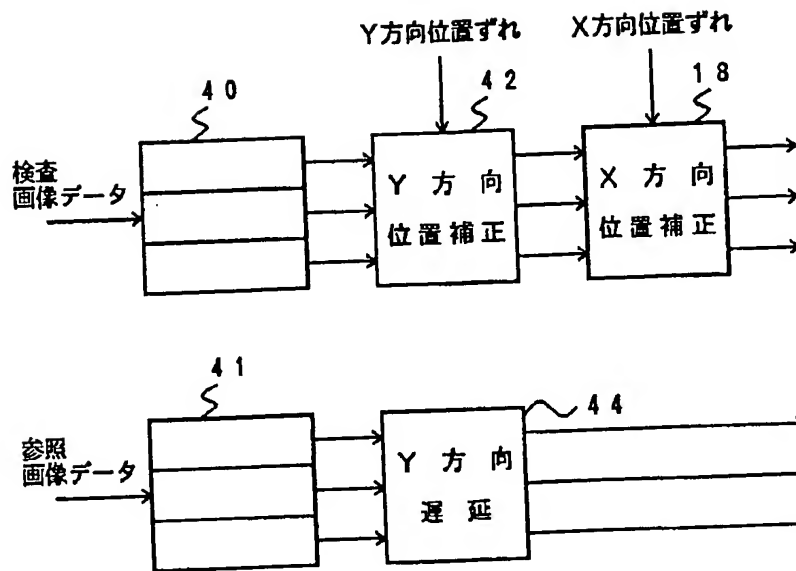
【図1】



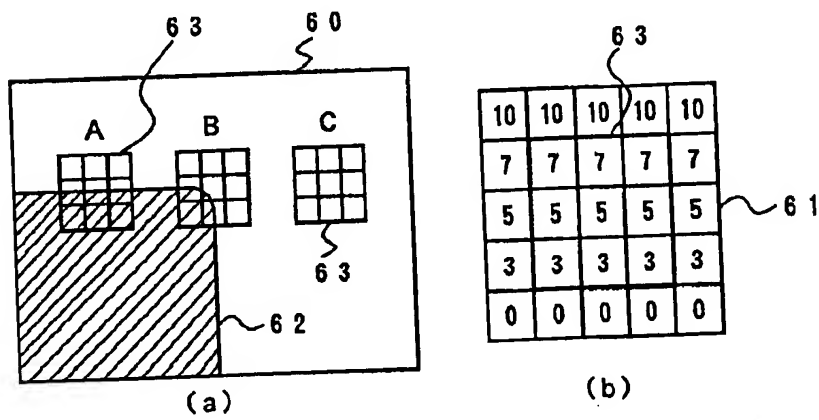
【図2】



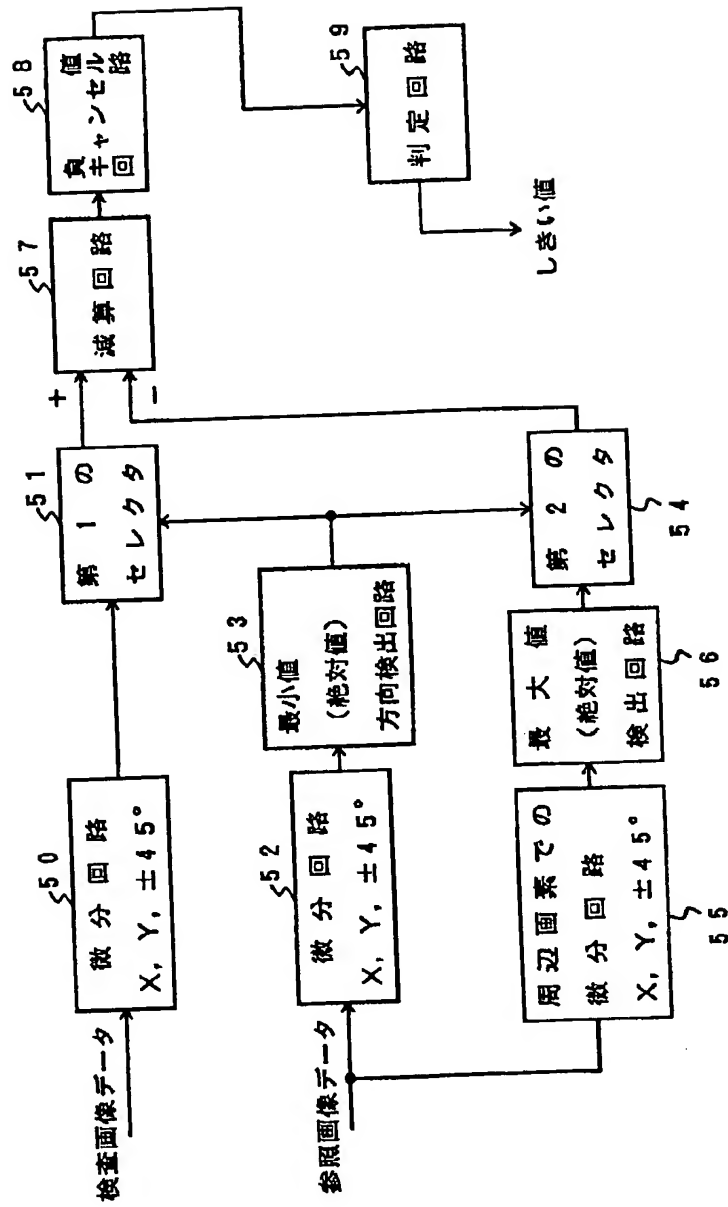
【図3】



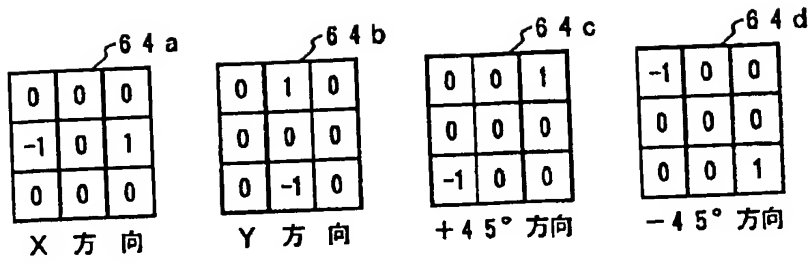
【図5】



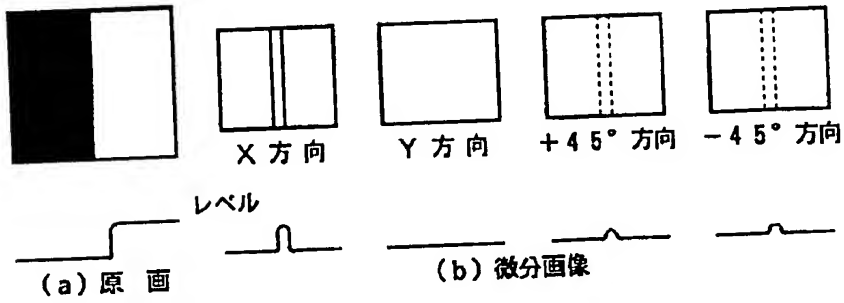
【図4】



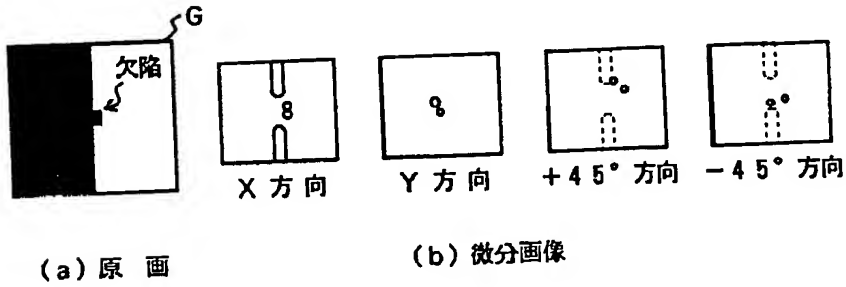
【図6】



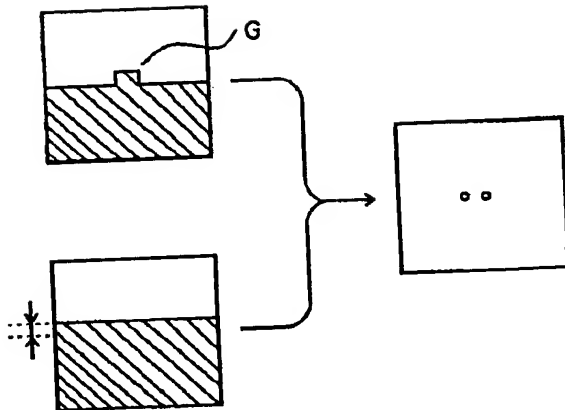
【図7】



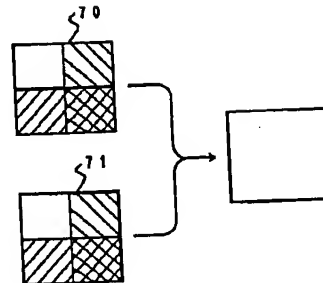
【図8】



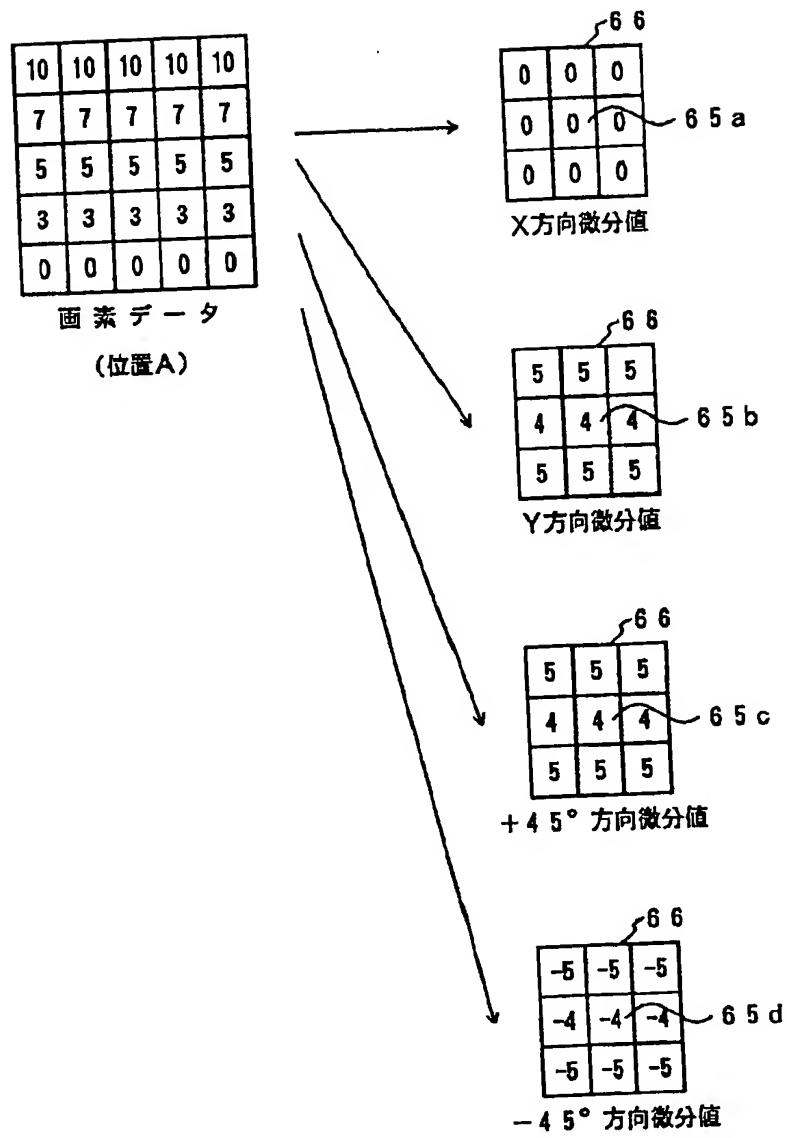
【図11】



【図13】



【図9】



【図10】

10	10	10	10	10
7	7	7	7	7
5	5	5	5	5
3	3	3	3	3
0	0	0	0	0

画素データ

(位置A)



最小値方向
(X方向)

0	0	0
0	0	0
0	0	0

6 6
6 5 a
0
最大微分値
微分絶対値
(最小方向)

(a) エッジ部

10	10	10	10	10
7	7	7	8	10
5	5	6	7	10
3	4	5	7	10
0	3	5	7	10

画素データ

(位置B)



最小値方向
(-45° 方向)

(-45°)

(b) コーナー

4	3	0
2	0	3
0	2	4

6 5 c
0
最大微分値
微分絶対値
(最小方向)

0	0	0	0	0
0	0	0	0	0
0	0	0	0	0
0	0	0	0	0
0	0	0	0	0

画素微分値

(位置C)

不 足

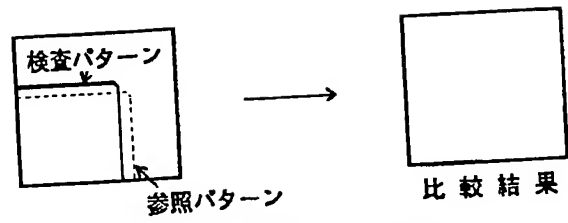
最小値方向

0	0	0
0	0	0
0	0	0

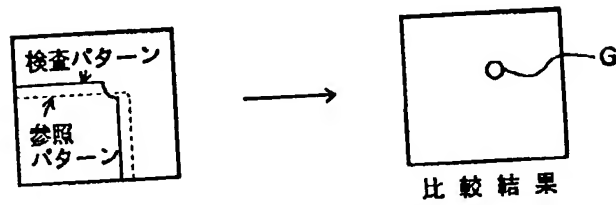
0
最大微分値
微分絶対値
(最小方向)

(b) 均一部

【図12】



(a) 正常コーナ部



(b) 欠陥有りコーナ部

フロントページの続き

(51) Int. Cl.⁵
H01L 21/66識別記号 庁内整理番号
J 8406-4M

F I

技術表示箇所

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Pattern-defect test equipment characterized by providing the following. At least one image pick-up equipment arranged in the upper part of an inspected object in which the predetermined pattern was formed by two or more multilayers. A picture creation means for the picture signal from this image pick-up equipment to be delayed, or to obtain the picture signal reference image data from other aforementioned image pick-up equipments while obtaining inspection image data from the picture signal from this image pick-up equipment. A position gap detection means to detect the position gap with the inspection image data and the aforementioned reference image data which were obtained by this picture creation means. The alignment means which carries out alignment of the aforementioned inspection image data and the aforementioned reference image data based on the position gap detected by this position gap detection means. The differential value of the direction which becomes settled with the differential value of the pixel data in the aforementioned reference image data corresponding to the pixel data to be examined in the aforementioned inspection image data after the alignment by this alignment means. An inspection judging means to compute a difference differential value with the maximum of the differential value of the same direction of the pixel data which exist in the circumference of the aforementioned pixel data of the aforementioned reference image data, and to judge the existence of a pattern defect with this difference differential value.

[Claim 2] Claim characterized by providing the following (1) Pattern-defect test equipment of a publication. The aforementioned inspection judging means is the 1st differential circuit which continues and differentiates each pixel data of the aforementioned inspection image data after the alignment by the alignment means in the direction of plurality. The 2nd differential circuit which continues and differentiates each pixel data of the aforementioned reference image data after the alignment by the aforementioned alignment means in the direction of plurality. The direction detector of the minimum value which detects the differential direction where the differential value acquired by this 2nd differential circuit shows the minimum value. The 3rd differential circuit which continues and differentiates each pixel data around the pixel data in which the aforementioned reference image data carried out [aforementioned] differential in the direction of plurality. The maximum detector which detects the maximum differential value in each direction among each differential value acquired in this 3rd differential circuit. The 1st selector which chooses the differential value of the direction detected in the aforementioned direction detector of the minimum value of the differential values of each direction outputted from the 1st differential circuit of the above. The 2nd selector which chooses the maximum differential value of the direction detected in the aforementioned direction detector of the minimum value of the maximum differential values of each direction outputted from the aforementioned maximum detector. The subtractor circuit which outputs the difference differential value of the differential value outputted from the 1st selector of the above, and the maximum differential value outputted from the 2nd selector of the above, and the judgment circuit which will judge applicable pixel data to be a pattern defect if this outputted difference differential value exceeds a predetermined threshold.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the pattern-defect test equipment which compares the patterns of each chip for example, in a semiconductor wafer, and detects a defect.

[0002]

[Description of the Prior Art] The pattern-defect inspection to a semiconductor wafer is roughly classified into the method of comparing how comparing the pattern configurations of each chip formed in the semiconductor wafer with the pattern of the chip formed in the semiconductor wafer and the reference pattern generated from the design data. Among these, the method of comparing the patterns of each chip picturizes the pattern of a semiconductor wafer by the line sensor or the area sensor, obtains the inspection image data, picturizes the chip which adjoins the above-mentioned chip by the line sensor etc. separately with this, and makes this reference image data. In addition, reference image data may delay for it and create the inspection image data from a line sensor. Next, alignment of inspection image data and reference image data is performed, and the pattern defect to a chip is inspected by next by correlation with inspection image data and reference image data.

[0003] By the way, this pattern-defect inspection is conducted by the following all directions methods. For example, the 1st defective inspection is the method of inspecting a pattern defect from each shade level difference of inspection image data and reference image data. The 2nd defective inspection is a partial method of perturbation which compares a shade level difference with the **1-pixel minimum field between inspection image data and reference image data, and inspects a pattern defect. Next, the 3rd defective inspection is the way binary--ization-process the shade level difference of inspection image data and reference image data, and enlarging-or-contracting (morphology) processing excepts a false defect next.

[0004] By the way, in defective inspection of the above 2nd, the influence of degradation of the pattern configuration by the process and the laminating alignment between multilayer patterns can be offset, and generating of a false defect can be suppressed in defective inspection of the above 3rd.

[0005] however -- while a false defect is excludable as mentioned above -- the sensitivity of pattern-defect detection by enlarging or contracting -- pixels, such as a line sensor, -- compared with resolution, more than double precision becomes bad For this reason, in order to raise pattern-defect detection sensitivity, it is necessary to make resolution, such as a line sensor, still smaller. However, if resolution, such as a line sensor, is made small, the data-processing time will become long, and speed-ization of an image processing will also be affected, and the problem of extension of a lighting system will also come out in relation to the improvement in sensitivity of a line sensor etc. further.

[0006] By the method of on the other hand comparing a chip with the reference pattern generated from the design data, while there is the same problem as the above, it is necessary to generate the pattern data reference pattern data memorized by the database.

[0007]

[Problem(s) to be Solved by the Invention] If resolution, such as a line sensor, is made small as

mentioned above, the data-processing time will become long, and speed-ization of an image processing will also be affected, and the problem of extension of a lighting system will come out in relation to the improvement in sensitivity of a line sensor etc. further.

[0008] Then, this invention aims at offering the pattern-defect test equipment which does not affect the processing time and is not lengthened while it improves the resolution of pattern-defect detection.

[0009]

[Means for Solving the Problem] While this invention obtains inspection image data from the picture signal from at least one image pck-up equipment arranged in the upper part of an inspected object in which the predetermined pattern was formed by two or more multilayers, and this image pck-up equipment A picture creation means for the picture signal from this image pck-up equipment to be delayed, or to obtain the picture signal reference image data from other image pck-up equipments, A position gap detection means to detect the position gap with the inspection image data and reference image data which were obtained by this picture creation means, The alignment means which carries out alignment of inspection image data and the reference image data based on the position gap detected by this position gap detection means, The differential value of the direction which becomes settled with the differential value of the pixel data in the reference image data corresponding to the pixel data to be examined in the inspection image data after the alignment by this alignment means, It is pattern-defect test equipment which is going to compute a difference differential value with the maximum of the differential value of the same direction of the pixel data which exist in the circumference of the pixel data of reference image data, tends to be equipped with an inspection judging means to judge the existence of a pattern defect with this difference differential value, and is going to attain the above-mentioned purpose.

[0010]

[Function] While obtaining inspection image data from the picture signal from the image pck-up equipment arranged in the upper part of an inspected object in which the predetermined pattern was formed by two or more multilayers by having had such a means, the picture signal from this image pck-up equipment is delayed, or the picture signal reference image data from other image pck-up equipments is obtained. Based on a position gap, alignment of inspection image data and the reference image data is carried out for this inspection image data and reference image data, the difference differential value of the differential value of the direction which becomes settled in next with the differential value of the pixel data in the reference image data corresponding to the pixel data to be examined in inspection image data, and the maximum of the differential value of the same direction of the pixel data which exist in the circumference of the pixel data of reference image data is computed, and the existence of a pattern defect is judged with this

[0011]

[Example] Hereafter, it explains, referring to a drawing about one example of this invention.

[0012] Drawing 1 is the block diagram of pattern-defect test equipment. The semiconductor wafer 2 is laid on X-Y table 1. Two or more chips are regularly arranged by this semiconductor wafer 2. Above this X-Y table 1, two image pck-up sensors 3 and 4 are arranged. These image pck-up sensors 3 and 4 consist of main parts 5 and 6 of a sensor, and objective lenses 7 and 8. Among these, the main parts 5 and 6 of a sensor are connected to the alignment circuit 11 and the binary-ized circuit 12 through A/D converters 9 and 10, respectively. Here, A/D converter 9 is connected to the alignment circuit 11 and the binary-ized circuit 12 through the delay circuit 13 and a circuit changing switch 14, and A/D converter 10 is connected to the alignment circuit 11 and the binary-ized circuit 12 through the circuit changing switch 14. And the binary-ized circuit 12 is connected to the position gap detector 15. however, the image data from which the image data obtained by the image pck-up of one image pck-up sensor 3 is sent to the alignment circuit 11 and the binary-ized circuit 12 as inspection image data, and is obtained by the image pck-up of the image pck-up sensor 4 of another side -- as reference image data -- the alignment circuit 11 and the binary-ized circuit 12 -- ***** -- it is like moreover, the image data obtained by the image pck-up of one image pck-up sensor 3 -- the delay circuit 13 and a circuit changing switch 14 -- letting it pass -- as reference image data -- the alignment circuit 11 and the binary-ized

circuit 12 -- ***** -- it is like

[0013] The position gap detector 15 has the function to detect a position gap for inspection image data and reference image data. It has known composition specifically shown in drawing 2. Namely, a buffer 20 and the 7x9-pixel office small region buffer 23 which are phase lead lag networks 21 and 22 and a logging means temporarily, A buffer 24 and temporarily A phase lead lag network 25 and the 4x3-pixel office small region buffer 26, A number (63 pieces) equivalent to the number of pixels of the office small region buffer 26 (7x9) of exclusive-OR (EXOR) circuit groups 27, It constitutes from the counter and the adder-circuit group 28 of the number (49 pieces) corresponding to the circumference pixel of 7x7, a 49 piece x6 step shift register group 29, an adder circuit 30, and a minimum value detector 31.

[0014] The aforementioned buffer 20 inputs reference image data by 3 parallel for every input synchronous clock. Moreover, the office small region buffer 23 consists of shift registers of for example, serial in parallel out, and starts serially a buffer 20 and the local area of a larger field (for example, 7x9 pixels) than the field of the position gap which inputs the output data from phase lead lag networks 21 and 22 temporarily, and may be produced among 2 sets of image data.

[0015] On the other hand, a buffer 24 inputs inspection image data by 3 parallel for every input synchronous clock. Moreover, the office small region buffer 26 consists of shift registers of for example, serial in parallel out, inputs the output data from a phase lead lag network 25 temporarily, and starts serially the local area of a field (for example, 4x3 pixels) smaller than the above-mentioned field (7x9 pixels).

[0016] The exclusive "or" circuit group 27 asks for the inequality of the output from the office small region buffer 26, and the 7x9=63 output data of the office small region buffer 23 as a position correlation value for every pixel. A counter and the adder-circuit group 28 count the output (inharmonious number) from an exclusive "or" circuit 27 on every [of the scanning direction of image data] two or more (N) lines (12 lines), and asks for total of the position correlation value in every two or more lines. A shift register 29 inputs the output data from each counter and adder circuit 28, and saves the position correlation value in every 12 lines of a past predetermined (M) group (6 sets). An adder circuit 30 computes total of the position correlation value saved at each shift register 29 to every x(M-2) N every circumference pixel of 7x7. Furthermore, the minimum value detector 31 outputs the thing of the minimum value in total of 6 sets of position correlation values computed by the adder circuit 30 as an amount of position gaps.

[0017] The alignment circuit 11 has the function to carry out position amendment of inspection image data and the reference image data, and to perform alignment. As specifically shown in drawing 3, it has each buffers 40 and 41 of 3 parallel, among these the series connection of the direction position amendment circuit 42 of Y and the direction position amendment circuit 43 of X is carried out to a buffer 40, and the direction delay circuit 44 of Y is connected to the buffer 41. The direction of these Y and the direction position amendment circuits 21 and 22 of X ask for the read-out position of the above-mentioned buffer 20 based on the amount of position gaps of each direction from the above-mentioned minimum value detector 31, respectively, amend a position gap, and have the **** function for the alignment of each image data of inspection and reference.

[0018] The inspection judging circuits 16 and 59 compute the difference differential value of the differential value of the direction which becomes settled with the differential value of the pixel data in the reference image data corresponding to the pixel data made into the subject of examination of the inspection image data after alignment, and the maximum of the differential value of the same direction of the pixel data which exist in the circumference of the pixel data of reference image data, and have the function to judge the existence of a pattern defect with this difference differential value. It has known composition specifically shown in drawing 4. That is, it has inspection image data by the 1st differential circuit 50, space differential is carried out in each direction of x directions, the direction of y, the direction of +45 degree, and the direction of -45 degree, and the differential value of each of that direction is sent to the 1st selector 51.

[0019] On the other hand, it has reference image data by the 2nd differential circuit 52, space differential is carried out in each of the same direction as the above, and the differential value is sent to the direction

detector 53 of the minimum value.

[0020] This direction detector 53 of the minimum value detects the differential direction corresponding to the smallest differential value of the absolute value of the differential value of each direction inputted among the four aforementioned differential directions, and sends it out to the 1st selector 51 and the 2nd selector 54.

[0021] Moreover, reference image data is inputted into the 3rd differential circuit 55. This 3rd differential circuit 55 incorporates a total of nine pixel data of 3x3 which forms the office small region centering on this pixel data synchronizing with the timing as which one pixel data is inputted into the 2nd differential circuit 52, and has the function which computes each differential value of the four directions of eight pixel data of the circumferences other than a center. The differential value of each direction of eight pixel data outputted from this 3rd differential circuit 55 is sent to the maximum detector 56.

[0022] Among the differential values of each direction of eight pixel data outputted from the 3rd differential circuit 55, this maximum detector 56 detects the largest maximum differential value of the absolute value of each differential value for every direction, and has the function which sends out the detected maximum differential value of four pieces to the 2nd following selector 54.

[0023] This 1st selector 51 has the function which chooses the differential value of the differential direction specified by the direction detector 53 of the minimum value among each differential value of four directions outputted from the 1st differential circuit 50, and is sent out to a subtractor circuit 57. Moreover, the 2nd selector 54 has the function which chooses the maximum differential value of the differential direction specified by the direction detector 53 of the minimum value among the maximum differential values of four pieces inputted from the maximum detector 53, and is sent out to a subtractor circuit 57.

[0024] This subtractor circuit 57 subtracts the maximum differential value chosen from the differential value chosen by the 1st selector 51 by the 2nd selector 54, and has the function sent out to the negative-value cancellation circuit 58 as a difference differential value. A difference differential value transposes only the difference differential value of a negative value to "0", and sends out this negative-value cancellation circuit 58 to the judgment circuit 59.

[0025] This judgment circuit 59 has the function judged as the pixel data corresponding to this difference differential value being a pattern defect, when the inputted difference differential value exceeds the threshold set up beforehand. Next, an operation of the constituted equipment is explained like the above.

[0026] The image pck-up sensor 3 picturizes one chip of the semiconductor wafer 2, and outputs the picture signal. This picture signal is made binary by the binary-ized circuit 12, and is sent to the position gap detector 15 while it is digitized by A/D converter 9 and sent to the alignment circuit 11 as inspection image data. Moreover, the image pck-up sensor 4 picturizes the chip which adjoins the above-mentioned chip, and outputs the picture signal. This picture signal is made binary by the binary-ized circuit 12, and is sent to the position gap detector 15 while it is digitized by A/D converter 10 and sent to the alignment circuit 11 as reference image data. And the position gap detector 15 detects each amount of position gaps of the direction of X of inspection image data and reference image data, and the direction of Y, and sends it to the alignment circuit 11. This alignment circuit 11 amends the position gap to the reference image data of inspection image data by the direction of X, and the direction position amendment circuits 43 and 42 of Y, and sends it to the inspection circuit 16.

[0027] In addition, the inspection image data 60 is formed by two or more pixel data 61, as shown in drawing 5, it has with the level value of these pixel data 61, and a pattern 62 is formed. Moreover, it has by a total of nine pixel data 61 of 3x3, and the office small region 63 is formed. For example, the office small region 63 of a position A is located in the edge section of a pattern 62, the office small region 63 of a position B is located in the corner section of a pattern 62, and the office small region 63 of a position C is further located in the uniform sections other than pattern 62.

[0028] Next, operation of the inspection judging circuits 16 and 59 is explained. The 1st differential circuit 50 performs space differential using each differential parameters 64a-64d of x directions shown

in drawing 6, the direction of y, the direction of +45 degree, and the direction of -45 degree. Drawing 7 shows these space differential result, in the ** case in which a subject copy has the edge of the direction of y, the differential value of x directions serves as the maximum, and the differential value of the direction of y becomes minimum "0." And although the differential value of a value of the direction of +45 degree and the direction of -45 degree is also small as compared with the differential value of x directions, it generates. Moreover, drawing 8 (a) If the defect G which projects in the x directions near the edge exists in a subject copy so that it may be shown, a discontinuous part will generate the differential value of x directions in the x directions in a defective G position. Moreover, values other than "0" corresponding to Defect G occur in the differential value of the direction of y. Moreover, the differential value resulting from Defect G arises also in the differential value of the direction of +45 degree, and the direction of -45 degree. And as shown in drawing 9, the differential values 65a-65d of four directions to the pixel data of "5" of the center of the office small region 63 of a position A are set to "0", "4", "4", and "-4", respectively.

[0029] Similarly, the 2nd differential circuit 52 performs space differential for each pixel data which constitutes reference image data in four directions, and calculates each differential value. And the absolute value of each differential value of the position A in reference image data is set to "0", "4", "4", and "4." Here, since the minimum value is "0", the direction detector 53 of the minimum value sends out x directions which asked for differential value 65a of "0" to the 1st and the 2nd selector 51 and 54.

[0030] Next, the 3rd differential circuit 55 calculates the differential value of each four direction from eight pixel data around the pixel data in which space differential is carried out by the 2nd differential circuit 52. That is, as the pixel data of the center of a position A show to drawing 9, all of the differential value of the x directions of the pixel data of the eight circumferences are "0." moreover -- the direction of y -- in two pieces and the direction of -45 degree, "-4" becomes ["for "4", in two pieces and the direction of +45 degree, "5" is / 5" / "4 at six pieces in six pieces" / "-5"] two pieces by six pieces Therefore, the maximum of the absolute value of each direction is set to "0", "5", "5", and "5."

[0031] Then, as the edge section of a position A is shown in drawing 10, the direction detector 53 of the minimum value has chosen x directions. Thereby, the 1st selector 51 chooses the differential value "0" of x directions among each differential value "0" of the 1st differential circuit 50, "4", "4", and "-4." Moreover, the 2nd selector 54 chooses the value "0" of x directions among the maximum "0" of the absolute value of each direction of the 3rd differential circuit 55, "5", "5", and "5." Consequently, a subtractor circuit 57 outputs a difference differential value "0." In this case, naturally the judgment circuit 59 does not detect a pattern defect.

[0032] Next, if it is in the corner section of a position B, the difference differential value of a subtractor circuit 57 is set to "-4" by the same operation as the above shown in drawing 10, and this value becomes "0" in the negative cancellation circuit 58. Therefore, the judgment circuit 59 does not detect a pattern defect. Similarly as for a pattern defect, the uniform section of a position C is not outputted. Next, the case where a defect exists and a gap of about 1 pixel exists between inspection image data and reference image data is explained.

[0033] First, as shown in drawing 11, the differential value of x directions outputted from the 1st differential circuit 50 by the side of inspection image data has a value corresponding to the defect in the office small region 63 of the edge section of a position A. On the other hand, since the differential value of the x directions of the pixel data around the applicable pixel data by the side of reference image data is "0" as mentioned above, a subtractor circuit 57 outputs the difference differential value corresponding to the defective scale. Thereby, the judgment circuit 59 judges those with a pattern defect.

[0034] Next, although the differential direction which the direction detector 53 of the minimum value specifies that it mentioned above does not become settled uniquely in the office small region 63 of the corner section of a position B, the differential value of each direction including the direction of -45 degree outputted from the 1st differential circuit 50 by the side of inspection image data has each value corresponding to the defect. Therefore, the differential value outputted from the 1st selector 51 turns into a value corresponding to a defect. On the other hand, since the differential value of each direction of the pixel data around the applicable pixel data by the side of reference image data does not correspond at all

to the differential value which naturally originates in existence of a defect, the difference differential value of a subtractor circuit 57 has a value. A defect is carried out, and Defect G is detected as shown in drawing 12.

[0035] Moreover, since the difference differential value between the differential value of the 1st differential circuit 50 of the inspection image data 70 and the maximum of the differential value of the 3rd differential circuit 55 of the reference image data 71 is computed by the subtractor circuit 57 like the above when the semiconductor wafer 2 is a multilayer pattern, as shown in drawing 13, the existence of a pattern defect is judged from the difference differential value.

[0036] Thus, in the one above-mentioned example, even if the coordinate of inspection image data and reference image data has shifted somewhat by degradation of a pattern, the alignment error between patterns, etc., it is beforehand removable that the false defect resulting from a gap is contained in the defect 20 outputted. Therefore, Defect G is certainly detectable with a sufficient precision. and defective inspection of each chip of the semiconductor wafer 2 -- an SN ratio -- even if it can carry out highly and the semiconductor wafer 2 is a multilayer pattern -- precision -- it can inspect highly

[0037]

[Effect of the Invention] As a full account was given above, while improving the resolution of pattern-defect detection according to this invention, the pattern-defect test equipment which does not affect the processing time and is not lengthened can be offered.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

TECHNICAL FIELD

[Industrial Application] this invention relates to the pattern-defect test equipment which compares the patterns of each chip for example, in a semiconductor wafer, and detects a defect.

[Translation done.]